

République Algérienne Démocratique et Populaire
Ministère de l'Enseignement Supérieur et de la Recherche Scientifique

Ecole Normale Supérieure

KOUBA-ALGER



Département d'Informatique

Mapping dans les réseaux sur puce (NoCs) utilisant l'algorithme basé sur les abeilles

En vue de l'obtention du diplôme

Professeur de l'enseignement moyen

Réalisé par :

Djihad MESSAOUDI

Devant le jury composé de :

- Président : KEMCHA Rebiha
- Examinateur : CHIKHOUI Amina
- Directeur de mémoire : BOUGHERARA Maamar

Promotion : 2014/2015

Sommaire

Résumé	4
Abstract	5
Liste des figures	10
Liste des tableaux	12
Introduction Générale.....	15

CHAPITRE 1: Les Réseaux sur puce

1. Introduction	18
2. Les différents types d'interconnexions pour les SoC	18
2.1 Connexion point-à-point :	19
2.2 Connexion par bus partagé:.....	19
2.3 Connexion par bus hiérarchique:	20
2.4 Le réseau sur puce :.....	21
3. Les composants d'un NoC :	21
4. Les caractéristiques des NoCs :.....	22
4.1 Les Topologies réseaux :.....	22
4.2 Les techniques de commutation :.....	25
4.3 Les techniques de routage :.....	26
5. Exemples des NoCs :.....	27
6. Limites d'un NOC :	29
7. Conception des NoCs :.....	29
8 Conclusion.....	31

CHAPITRE 2 : Le Problème de Mapping

1. Introduction	34
2. Définitions	34
2.1 Le Modèle d'application	34
2.2 Le Modèle d'architecture	35
2.3 Le Mapping	36
2.4 Fonctions objectives.....	36
3. Types de Mapping.....	37

3.1 Mapping statique	37
3.2 Mapping dynamique	37
4. Le problème de Mapping :	37
5. Techniques de Mapping existantes	37
6 Conclusion.....	39

CHAPITRE 3: L'Optimisation par colonie d'abeille

1. Introduction	43
2. Qu'est-ce qu'un problème d'optimisation ?.....	43
3. Les méthodes de résolution de problèmes d'optimisation.....	43
3.1 Les méthodes exactes :.....	44
3.2 Les méthodes approchées :	44
3.2.1 Les heuristiques :	44
3.2.2Les métaheuristiques.....	45
4. Optimisation par Colonie d'abeilles.....	46
4.1 Composantes fondamentales de la colonie réelle:	46
4.2Composantes fondamentales de la colonie artificielle [22]	47
4.3 Méthode de communication chez les abeilles.....	48
5. Les algorithmes d'optimisation inspirés des colonies d'abeilles.....	48
5.1Algorithmes basés sur le mariage des abeilles.....	49
5.2 Algorithmes basés sur le butinage des abeilles.....	49
6. L'algorithme de colonies d'abeilles artificielles (ABC).....	49
8 Conclusion.....	55

CHAPITRE 4: Implémentation de l'ABC

1. Introduction	57
2. Définition de notre fonction objective	57
3. Formulation Mathématique du problème.....	57
4. La fonction de cout utilisée	58
5. Représentation des solutions	58
6. Représentation de graphe d'application	59
7. Implémentation de l'ABC	59

9.Hybridation de l'ABC avec l'algorithme Génétique	63
9.1 L'algorithme génétique: Principe et opérateurs	63
9.1.1 L'opérateur de croisement	63
9.1.2 L'opérateur de mutation.....	64
9.2 L'algorithme (GABC).....	65
9.2.1Pseudo code de la phase « Employed »dans l'algorithme GABC:	66
9.2.2 Pseudo code de la phase « Onlooker » dans l'algorithme GABC:.....	67
10. Approches de résolution implémentées	68
10.1 Implémentation de l'ABC pur:	68
10.2 Implémentation de GABC:	70
11. Conclusion.....	71

CHAPITRE 5: Tests et Résultats

1. Introduction	74
2. Présentation des benchmarks	74
2.1Présentation du benchmark Picture in Picture (PiP)	74
2.2 Présentation du benchmark Multi-Window Display (MWD)	75
2.3 Présentation du benchmark Video Object Plane Decoder (VOPD)	76
2.4 Présentation du benchmark Moving Picture Experts Group (MPEG4) ...	76
2.5 Présentation du benchmark MJEPG	77
3. Outils d'implémentation utilisés	78
3.1 Langage de programmation «java» [35].....	78
3.2 Environnement de développement «NetBeans»	79
4. Réalisation des tests	79
4.1 Etude paramétrique	79
4.2 Etude comparative.....	84
5. Conclusion.....	87
Conclusion Générale	91

Résumé

Le réseau sur puce est un nouveau concept d’interconnexions dans les systèmes monopuces. Cette architecture facilite l’intégration des composants complexes. Cependant, comme toute nouvelle technologie, elle requiert des efforts en recherche, en particulier pour l’accélération et la simplification des phases de conception.

La phase de mapping, constitue une étape principale dans le processus de conception des réseaux sur puce. En effet, un mauvais placement des composantes logicielles d’une application peut dégrader les performances globales du système final. C’est pourquoi, il est très intéressant de développer des méthodes et des outils pour automatiser cette étape.

Le but principal de notre projet est de développer une nouvelle technique de placement des IPs d’une application sur les différents éléments d’une architecture de réseau sur puce, afin de minimiser le coût de communications. Cette nouvelle solution est basée sur l’algorithme de colonie d’abeille Artificielle (ABC).

Mots clés: Réseaux sur puce, système monopuce, mapping, coût de communication, algorithme de colonie d’abeille artificielle (ABC).

Abstract

Network on chip is a new concept in SoC interconnections, this structure facilitate complex components integration. However, as it's a new technology, it requires efforts in research, especially for the acceleration and simplification of design phases.

Mapping step is very important in the process of Network on Chip design. In fact, a bad mapping of application software components can significantly reduce the overall performance of the final system. It is therefore interesting to develop methods and tools to automate this step.

The main goal of our work is to develop a new technique for mapping applications onto NoC architecture in order to minimize communications cost. This new solution is based on Artificial Bee Colony (ABC).

Keywords: Network on chip, SoC, mapping, communications cost, Artificial Bee Colony.