

République Algérienne Démocratique et Populaire

Ecole Normale Supérieure

Vieux Kouba - Alger

# MEMOIRE

Présentée pour obtenir le titre de **MAGISTER**

**DEPARTEMENT DE PHYSIQUE**

Spécialité : PHYSIQUE APPLIQUEE

Par **ARAMI SALAH**

---

## CONCEPTION ET IMPLEMENTATION SUR CPLD D'UN NOUVEAU SYSTEME DE MESURE DE TEMPS COURT (TDC) DE HAUTE RESOLUTION APPLIQUE A LA TELEMETRIE LASER

---

Soutenue le 12/04/2007

devant le jury composé de :

**Pr ABDERREZAK GUESSOUM**  
**Pr MOURAD HADDADI**  
**Mr DJAMEL KENDIL**  
**Mr ABDELHAMID MERAGHNI**  
**Mr MOUNTASSAR MAAMOUN**

Professeur à l'Université de BLIDA  
Professeur à l'E.N.P  
Maître de Conférences à l'ENS KOUBA  
Maître de Conférences à l'ENS KOUBA  
Chargé de cours à l'Université de BLIDA

Président  
Examinateur  
Examinateur  
Rapporteur  
Invité

*Année : 2006 - 2007*

## INTRODUCTION

Dans beaucoup d'expériences physiques un besoin se fait sentir de mesurer des intervalles courts de temps avec une bonne résolution et exactitude. Ces mesures sont largement utilisées dans des applications telles que la mesure du temps de vol pour l'identification de particules, la détection du temps de vie de particules, le calcul de la gamme dynamique d'un laser, les instruments de mesure tels que les oscilloscopes numériques et les analyseurs logiques etc...

De diverses architectures numériques et analogiques de TDC (Time to Digital Converter) à haute résolution et architectures combinant les structures numériques et analogues ont été conçues et mises en application comme circuits intégrés où employant des composants discrets.

Les premiers circuits TDC étaient basés sur des circuits analogiques, mais des approches numériques ont été suggérées au cours des deux dernières décennies ce en raison de la simplicité de la conception et d'une faible sensibilité à la température ambiante et aux perturbations tel que le bruit externe.

Les possibilités de résolution d'intervalle de temps d'un TDC sont habituellement rapportées en tant que précision en pas à pas, c.-à-d. l'écart type de la distribution des résultats de mesure autour de la valeur moyenne, quand un intervalle constant de temps est mesuré à plusieurs reprises.

Une résolution de nanoseconde a été obtenue dans les premiers TDCs. Un effort considérable dans le développement des architectures des TDCs d'une part et l'évolution technologique des circuits électroniques tels que les circuits CMOS et les circuits logiques programmables (CPLD et FPGA) d'autre part ont permis d'atteindre une meilleure résolution pour la digitalisation d'intervalle de temps.

Notre but est de concevoir et réaliser une nouvelle architecture d'un convertisseur temps numérique (TDC). Cette architecture est implémentée sur circuit logique programmable CPLD de XILINX (XC9572-10-PC84) afin de réduire sa taille, son coût et améliorer ses performances.

Pour cela nous avons divisé notre travail en quatre parties :

Un examen des méthodes et des techniques utilisées pour la mesure précise des intervalles de temps Court où la conversion précise d'intervalle de temps en données numériques TDC (time to digital converter) avec quelques exemples réalisés sont donnés au **chapitre I**.

Les méthodes suivantes sont décrites : la méthode des compteurs, le principe de vernier, la conversion temps amplitude (TAC : Time to Amplitude Converter), le principe START/STOP, prélèvement des ondes sinusoïdales et l'utilisation des lignes à retard pour la conversion temps-digital (TDC: Time to Digital Converter). Un tableau comparatif est donné à la fin de ce chapitre.

Dans le deuxième chapitre nous présentons l'évolution technologique des circuits logiques programmable depuis les premiers circuits ne proposant que quelques portes logiques, jusqu'aux plus puissants FPGAs (Field Programmable Gate Array) actuels qui exhibent des systèmes d'interconnexion des plus complexes. Nous présentons aussi les caractéristiques des CPLD série XC9500 dont un échantillon sera utilisé pour l'implémentation de notre système de mesure d'intervalle de temps court.

Dans la troisième partie de cette thèse nous développons la conception d'une nouvelle architecture de mesure d'intervalle de temps court basée sur la méthode des compteurs synchrones avec « START/STOP », composée de trois blocs qui sont un système analogique délivrant le signal START et deux bases de temps, un circuit numérique de conversion temps digital (TDC) et un circuit d'affichage.

Le quatrième chapitre évoque la simulation de l'architecture de TDC, puis l'implémentation sur un circuit logique programmable CPLD XC9572-10-84 de XILINX et la réalisation de la carte de mesure d'intervalle de temps court. Ce chapitre regroupe aussi les tests et résultats obtenus de la carte réalisée.

Enfin nous terminons ce travail par une conclusion générale, à la lumière des résultats obtenus nous évoquerons les perspectives d'amélioration.